

TERAFLOP

CESCA

REVISTA DEL CENTRE DE SUPERCOMPUTACIÓ DE CATALUNYA

• Núm. 24 • Juny 1997 •



La necessitat de la realitat virtual

- **El CEPBA**
afegeix nous
processadors a
l'Origin 2000
- **Xarxa ATM**
a la Universitat
de Girona
- **El CESCA**
organitza una
sessió d'Mbone
- **Opinió:**
La neurocirurgia
virtual

■ Diuen que "una imatge val més que 1.000 paraules". En el nostre cas, hauríem de dir que "una imatge val més que 1.000 dades". La visualització sempre ha estat molt lligada a la supercomputació per tal de representar en una única imatge milers de dades calculades en diversos camps: meteorologia, dinàmica de fluids, anàlisi estructural, química, física, etc. Els avenços tecnològics també han influït en el camp de la visualització (qui no ha anat a veure Parc Juràssic pels efectes especials?) i ens ofereixen la possibilitat de treballar en un entorn tridimensional mitjançant la denominada realitat virtual. En aquest número us n'ofereixo dos exemples: l'article d'opinió del Dr. Enric Ferrer i el treball de portada fet pel grup de recerca del Dr. Pere Brunet. Estem segurs que hi ha d'altres grups que en podrien treure profit i ens agradaria que ens ho comunicéssiu.

En aquest número també us comentem l'ampliació de l'Origin 2000 del CEPBA a 64 processadors i us presentem el segon article de la nova secció de Projectes. Esperem que abans de marxar de vacances puguem posar al vostre abast tots els projectes a la nostra base de dades documental per tal de publicar-los en un número especial a l'octubre. Comptem amb la vostra col·laboració!

Miquel Huguet, Ph.D.
director del CESCA

L'Origin 2000 amb 32 nous

L'Origin 2000 de Silicon Graphics del CEPBA ha fet un pas endavant en les seves prestacions. Des del passat 17 de juny té 32 processadors R10000 més. Aquests processadors tenen les mateixes característiques que els 32 actuals, és a dir 196 MHz de freqüència, 4 MB de cache cadascun, 4 GB de memòria principal, 144 GB de disc i una potència punta de 12,54 Gflop/s.

■ Amb l'actualització de l'Origin 2000, els usuaris poden gaudir ara d'una màquina amb 64 processadors, 8 GB de memòria principal, 288 GB en disc i una potència punta de 25,08 Gflop/s. L'Origin 2000 té un R_{max} (màxima potència obtinguda en resoldre el sistema d'equacions lineals LINPACK) estimat de 19,33 Gflop/s.

L'Origin 2000 va ser adquirida pel CEPBA gràcies al patrocini de la CICYT i és el resultat de l'evolució de diversos ordinadors. Per al director del CEPBA, Jesús Labarta, els nous processadors que arriben per a l'Origin 2000 són "un pas important per apropar-se cap al tipus d'arquitectures que predominaran en el futur immediat".

La primera màquina Silicon al

CEPBA va ser Khufu, un PowerChallenge XL amb 8 processadors R8000 a 75 MHz, 2 GB de memòria principal i 24 GB de disc. Khufu va arribar durant el mes de abril de 1995. La

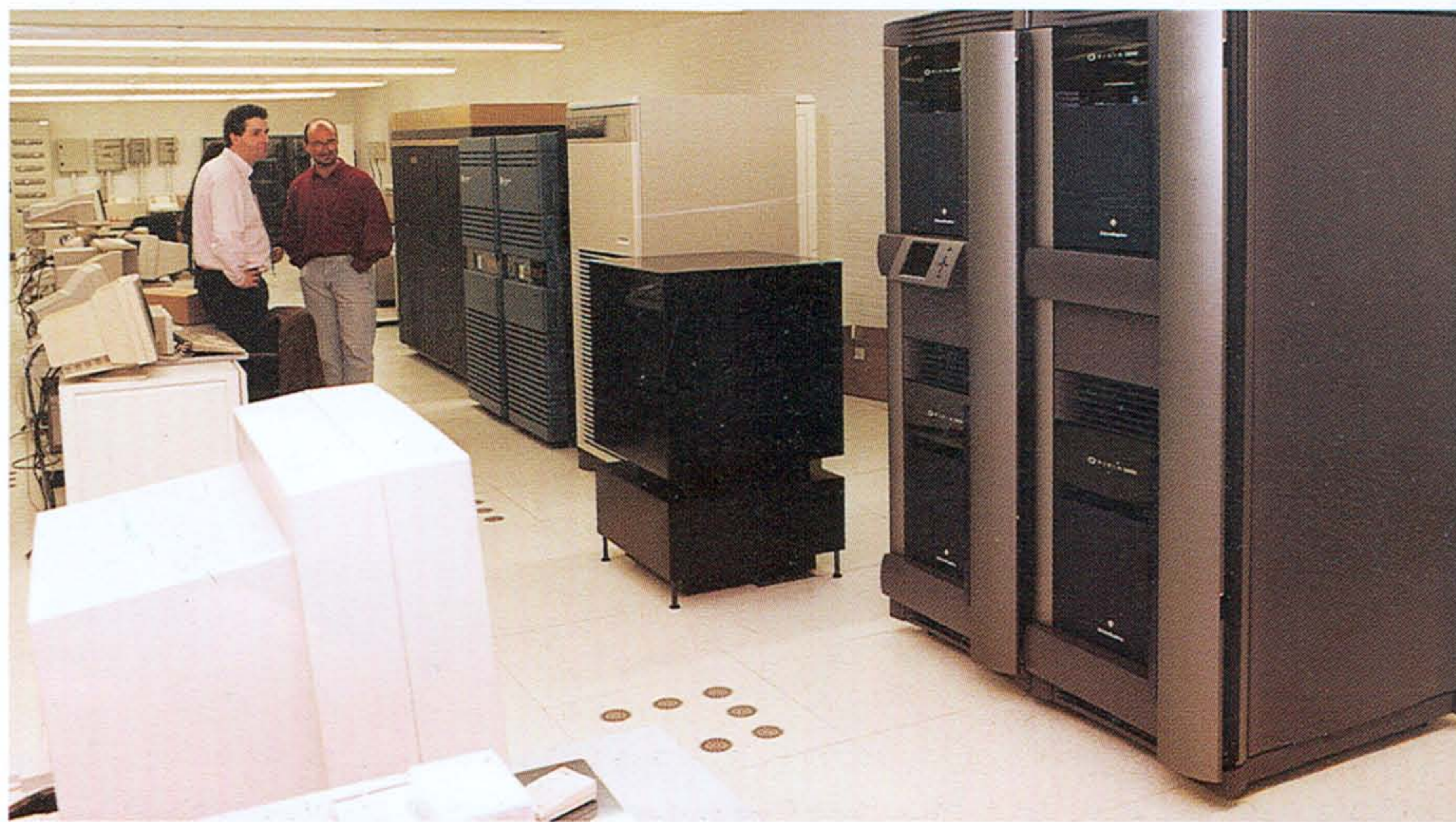
potència punta era de 2,40 Gflop/s. Més endavant aquests processadors van ser actualitzats passant d'una freqüència de 75 MHz a 90 MHz i la potència punta va passar a ser de 2,88

Es passa a tenir 64 processadors i 8 GB de memòria principal

Gflop/s. D'altra banda, el R_{max} va passar de 1,96 Gflop/s a 2,32 Gflop/s.

A l'abril de 1996 va arribar Khaefre, un segon PowerChallenge amb 12 processadors R10000 a 194 MHz i amb un cache de 2 MB cadascun, 2 GB de memòria principal, 28 GB de disc i una potència punta de 4,80 Gflop/s.

Al setembre de 1996 els 8 pro-



Les màquines del CEPBA abans de l'actualització (d'esquerra a dreta): el Convex 3480 (Kefren), el Power Challenge Array (Khufu i Khaefre), l'Alpha Server 8400 (Kemet), la Connection Machine 200 (Keops) i l'Origin 2000 inicial (Karnak).

s'actualitza processadors

TOP500 publicada el novembre de 1996. Aquesta llista és elaborada per la Universitat de Tennessee (EUA) i la Universitat de Mannheim (Alemanya) i classifica els 500 ordinadors més potents del món segons el seu R_{max} .

El març de 1997 van arribar els 32 processadors R10000 a 196 MHz de l'Origin 2000. Aquesta nova màquina va ser anomenada Karnak i té 4 GB de memòria principal, 91 GB de disc (que després es van ampliar a 144 GB) i una potència punta de 12,54 Gflop/s. Amb aquest canvi Kaefre va desaparèixer i amb ella el PowerChallenge Array. Khufu, per la seva banda, va passar de tenir 12 processadors a tenir-ne 16 i de nou era una màquina independent. El CEPBA tenia així una altra vegada dues màquines separades.

L'arribada de Karnak va suposar la introducció de la primera màquina d'un nou tipus d'arquitectura anomenada *distribuida compartida*, que combinava els avantatges de dos tipus d'arquitectura: l'escalabilitat de la memòria distribuïda (tipus SP2) i la facilitat de programació de la memòria compartida (com el cas del PowerChallenge i l'Alpha Server).

Amb els 32 processadors de l'Origin 2000 que han arribat al juny hi haurà ara dues màquines de les característiques de Karnak amb 32 processadors cadascuna, que es fusionaran en una sola el proper mes d'octubre quan es canviï el sistema operatiu i totes dues comencin a funcionar com una sola màquina.



FOTOGRAFIES: JORDI PARETO

L'Origin 2000 del CEPBA amb els 64 processadors.

cessadors R8000 de Khufu van ser substituïts per 12 processadors R10000 de les mateixes característiques que els de Khaefre, cosa que va permetre connectar les dues màquines a través d'una xarxa d'alta veloci-

tat HIPPI (800 Mb/s) formant el PowerChallenge Array que permetia als usuaris gaudir d'un total de 24 processadors i 8,64 Gflop/s de potència punta. El PowerChallenge Array ocupa la posició 289 en la darrera llista dels

Evolució dels processadors de Silicon Graphics

	R8000		R10000	
Freqüència (MHz)	75	90	195	195
Amplada processador-memòria (GB)	1,2	1,2	1,2	1,6
Cache de dades (MB)	4	4	2	4
Potència punta (Mflop/s)	300	360	390	390
LP 100x100 (Mflop/s)	104	126	108,1	114
LP TPP (Mflop/s)	261	308	325	344
SPECint95	N/D	N/D	8,85	9,48
SPECfp95	N/D	N/D	13,8	19,0

La taula mostra l'evolució dels processadors des del R8000 de l'antiga Khufu fins als actuals R10000 de Karnak. El LINPACK és la resolució d'un sistema d'equacions lineals; la diferència entre els dos resultats rau en el fet que el segon correspon a la resolució d'un sistema 1000x1000, amb el codi optimitzat manualment per cada fabricant per tal d'obtenir la màxima potència; mentre que el primer és la resolució d'un sistema 100x100 i el codi ha estat únicament compilat. Els SPEC són un conjunt de programes d'aritmètica entera (int) i de coma flotant (fp) que mesuren el rendiment relatiu de cada processador.

17 de juny a les 12 h

Computer Simulation Study of Diffusion in Metals

Yuri N. Ossetski (Kurchatov Institute of Moscow, Rússia)

17 de juny a les 17 h

Estudio DFT sobre interacciones magnéticas en compuestos polimetálicos

Dr. Joan Cano (Química Inorgànica, Universitat de València)

Aula d'estiu

Introducció a la Supercomputació

15 de juliol de 10 a 13 h

Mateo Valero (Director del C⁴)

Processadors superescalars

- Processadors vectorials
- Sistemes multiprocessadors
- Avaluació de rendiment

Entorn de Supercomputació al C⁴

15 de juliol de 16 a 19 h

Sara Moya (CESCA)

- Maquinari
- Compiladors, llibreries i altres eines
- Accés i ús dels recursos disponibles

Paral·lelització per a Arquitectures amb Memòria Distribuïda

16 i 17 de juliol, de 10 a 13 h i de 16 a 19 h

Eduard Ayguadé i Sergi Girona (CEPBA, UPC)

- Introducció a la paral·lelització i distribució de dades
- Model de programació HPF (High Performance Fortran)
- Model de programació PVM (Parallel Virtual Machine)
- Sessions pràctiques

Per a més informació podeu adreçar-vos a Clara Torreblanca

Tel. (93) 205 64 64

Fax (93) 205 69 79

E-mail: clara@cesca.es

La Neurocirurgia

Enric Ferrer Rodríguez

Cap del Servei de Neurocirurgia de l'Hospital Clínic de Barcelona
Catedràtic de Neurocirurgia de la UB

■ En els darrers 25 anys la neurocirurgia ha patit una profunda evolució producte de l'impacte que ha tingut en ella la introducció dels avenços tecnològics. La dècada dels 70 es va caracteritzar per la introducció de la microcirurgia, filosofia avui del tot estandarditzada a la pràctica neuroquirúrgica, que en els anys successius, durant els 80, va permetre, fins i tot, una radicalització en la miniaturització dels accessos quirúrgics. Això ens porta cap als 90, a la consolidació de la neurocirurgia mínimament invasiva. La demanda social ha estat molt clara:

més eficàcia quirúrgica a menys riscos i menys trauma per al pacient.

Durant els darrers 5 anys les comunicacions i la informàtica han millorat ràpidament, permetent que ordinadors de prestacions molt elevades a preus inassequibles fa pocs anys, hagin abaratit el seu cost fins a fer-los, fins i tot, populars. En aquest moment l'avenç de la tecnologia ha permès la difusió i el desenvolupament posterior del procés de la neuroimatge. Perquè tota la neuroimatge, que és la informació que utilitza el neurocirurgià per al diagnòstic i la planificació de la seva estratègia quirúrgica, prové de la Tomografia Computeritzada o la Resonància Magnètica. Aquestes imatges són el resultat del procés d'una informació radiològica o electroquímica. Per tant, aquesta informació digital és tributària d'un nou reprocés pel qual obtindrem espectaculars imatges tridimensionals, en moviment, etcètera.

La realitat virtual permet que

aquesta informació aportí al neurocirurgià un millor coneixement del problema per a tractar i una millor reconstrucció i simulació de l'entorn que es disposa a intervenir. Aquest tipus de processos permeten augmentar la sensibilitat del neurocirurgià a l'hora d'establir l'estratègia quirúrgica.

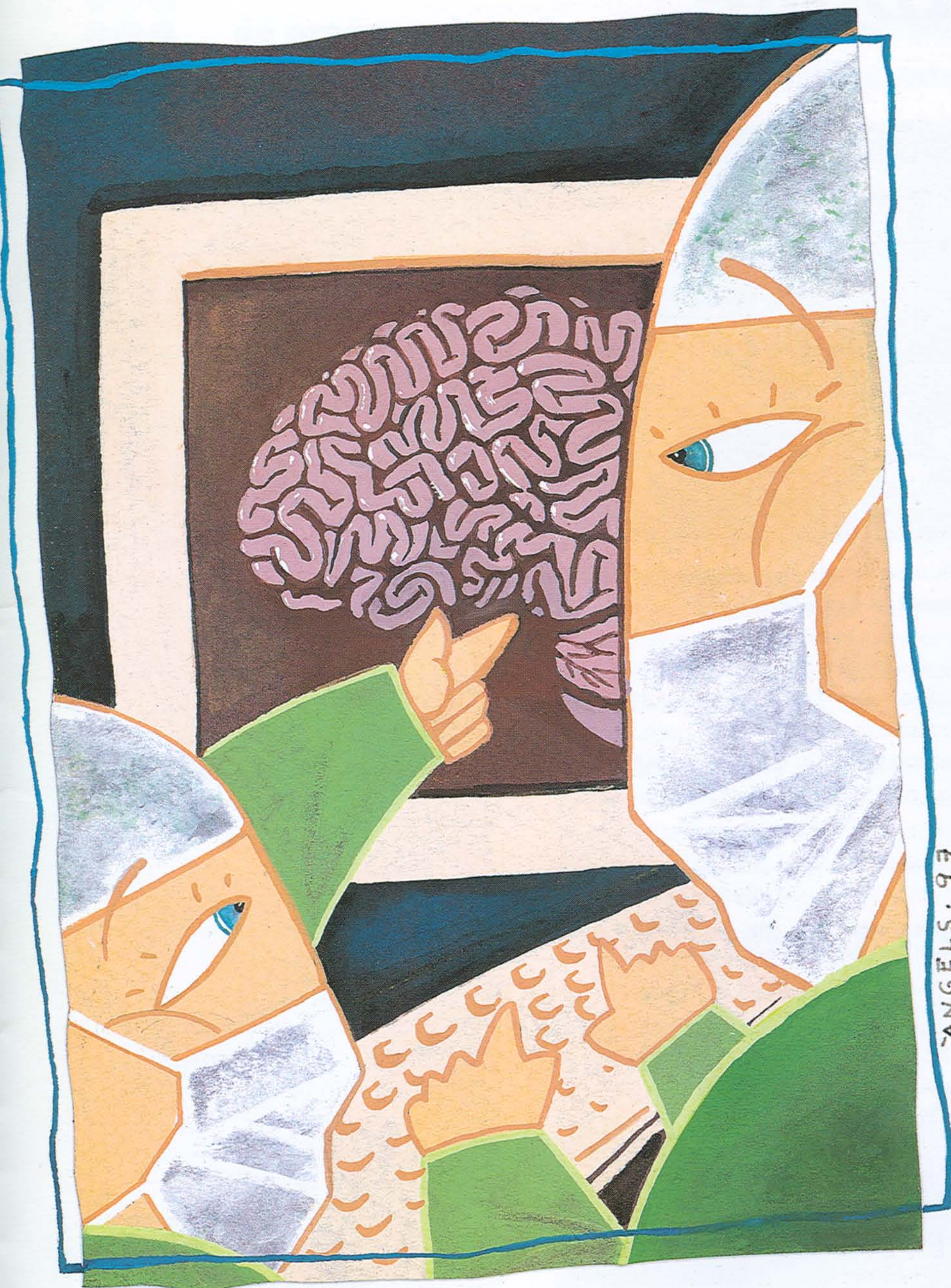
La realitat virtual facilita la feina del metge i redueix el risc de sorpreses en les intervencions

L'altra aplicació és estrictament docent, per a ell mateix, o per simular una situació que faciliti l'entrenament correcte del neurocirurgià en la formació. En tot cas, com era de suposar, la preparació d'una estratègia quirúrgica redueix el risc de sorpreses que podrien entorpir el resultat de la intervenció.

Ens resulta d'extraordinària utilitat disposar d'una eina que permeti la reconstrucció tridimensional i la mobilització de les estructures cerebrals en temps real, ja que la maniobra del cirurgià es realitzarà amb una extremada precisió en els casos en què els marges d'aquesta maniobra siguin realment estrets. La incorporació de guants i ulleres permetria la immersió en l'entorn simulat donant la capacitat de reproduir gestos quirúrgics tal com es realitzen en la realitat.

Una altra de les tècniques per a oferir al neurocirurgià és la de la "realitat augmentada", que permet superposar en el camp de visió del cirurgià, sigui a través d'unes ulleres o del visor d'un microscopi operatori, perfils o volums de lesions que han de ser extirpades i que es troben en profunditat o bé ocultes per estructures més superficials.

Virtual



ANGELS · 97

El muntatge de simuladors quirúrgics comporta grans dificultats ja que el disseny de l'entorn en forma realística, és molt complex i laboriós. Tot i això existeixen avui simuladors d'endoscòpia cerebral que, a cause de la bidimensionalitat de la visió, quan aquesta tècnica es realitza de forma real, són realment satisfactoris per a l'entrenament del neuroendoscopista.

Tot això ens porta a un punt crucial i de "no-retorn": la implementa-

ció d'alta tecnologia en l'àmbit del neurocirurgia és costosa però facilita de forma substancial la feina del metge, però és obvi que aquest no pot, ni ha de ser, responsable d'aquesta tecnologia.

Així, s'ha d'incorporar als equips neuroquirúrgics dels nostres hospitals a professionals d'altres camps de la tècnica, enginyers, informàtics, físics, etc. que es facin responsables del desenvolupament i adequació d'aquesta tecnologia? La meua resposta és clara i rotunda: Sí.

PROGRAMES DE MOBILITAT

Wolfgang Joppich, de l'*Institute for Algorithms and Scientific Computing (GMD)* (Alemanya), va estar entre nosaltres del 12 de març al 2 d'abril d'aquest any, convidat per Jesús Labarta del departament d'Arquitectura de Computadors de la UPC per desenvolupar el projecte *Coupled Problems on Parallel Architecture. An Example from VLSI Process Simulation*.

Joan Cano, del departament de Química Inorgànica de la *Universitat de València*, ha estat convidat per Santiago Álvarez, del departament de Química Inorgànica de la UB, per dur a terme el projecte *Estructura electrònica i arquitectura de cristalls*. Cano va arribar l'1 d'abril i marxarà l'1 de juliol.

Javier Vinuesa, de la *Universidad de Cantabria*, ens visita des del 16 d'abril per dur a terme el projecte *Glasspar*. Vinuesa ha estat convidat per José María Cela del departament d'Arquitectura de Computadors de la UPC i s'estarà entre nosaltres fins al 16 de juliol d'enguany.

Cedric Lacey, del *Theoretical Astrophysics Center* (Gran Bretanya), ha estat convidat per Emili Elizalde del IEEC per treballar en el projecte *Large Scale Structure in the Universe*. Aquest investigador va estar entre nosaltres del 26 d'abril al 12 de maig.

Franca Mele, del departament de Química de la *Università degli Studi della Calabria* (Itàlia), ha esta convidada per Francesc Illas del departament de Química Física de la UB. Mele desenvoluparà el projecte *Estructura electrònica de materials d'interès en catàlisi heterogènia* entre l'1 de juny i el 30 de setembre.

El CESCA organitza una sessió d'Mbone

Cyberspace & Geospace va ser el títol de la conferència Mbone organitzada pel CESCA el passat 27 de maig. La sessió, que era privada, va ser sol·licitada per la Fundació Catalana per a la Recerca (FCR) i volia ser una demostració sobre les possibilitats de la teleconferència en el món científic. La conferència Mbone va aplegar Lluís Ferrer de la FCR, Víctor Castelo de RedIRIS, Juan Luis Ruiz Buján del CESGA i Joana M^a Seguí de la Universitat de les Illes Balears (UIB).

D'altra banda, el dia 28 de maig, es va fer una altra conferència (foto) amb el títol *La Nueva Generación del Protocolo IP: IPv6*. Ignacio Martínez, de Fundesco, va fer una xerrada sobre IPv6 per als alumnes de l'assignatura de Xarxes de Computadors de la carrera d'Enginyeria Informàtica



Un moment de la conferència "La Nueva Generación del Protocolo IP: IPv6" del passat 28 de maig.

de la Universidad de Murcia i la Universitat de València. Aquesta conferència la van seguir 25 participants, entre els quals estava el CESCA, la Universitat de Girona i la Universitat

de Lleida. Es tractava d'una de les primeres experiències a Espanya de transmetre classes simultàniament per a alumnes de dues universitats diferents.

La UdG interconnecta els seus campus amb una xarxa ATM



Universitat de Girona

La Universitat de Girona (UdG) ha fet un pas endavant per millorar el seu sistema de comunicacions i ha decidit interconnectar tots els seus campus amb una xarxa d'alta velocitat ATM. La instal·lació serà enllestida el 1999.

Aquest projecte farà possible connectar els diferents campus amb una velocitat de transferència de dades de 155 Mbps. De moment, aquesta infraestructura de comunicació de banda ampla està instal·lada al campus de Montilivi, però això és només un primer pas ja que al final estaran connectats els tres campus de la UdG: Montilivi, Barri Vell i Emili Grahit.

Aquesta xarxa ATM suposarà un important pas endavant en les activitats docents i de recerca a la Universitat i, a més, permetrà la posada en funcionament de tot un seguit de serveis, com són el teleensenyament, la videoconferència, la videodifusió, la televigilància i els serveis multimèdia entre d'altres.

La nova xarxa ATM també farà

possible la integració de la UdG amb les xarxes d'àmbit nacional i internacional de banda ampla, com per exemple la xarxa de comunicacions de RedIRIS, o bé la mateixa Anella Científica, cosa que permetria treballar amb aquests serveis no només en l'entorn de la UdG sinó amb d'altres universitats.

La xarxa de comunicacions ha estat dissenyada íntegrament per l'equip tècnic de la UdG amb un cost total de 45 milions de pessetes i és considerada per la Universitat com la més optimitzada de l'Estat espanyol per la seva excel·lent relació prestacions/preu. La instal·lació de la xarxa ha anat a càrrec de l'empresa Unitronics Comunicaciones, S.A.

La presentació de la nova xarxa ATM es va fer el 6 de maig amb la presència de Miquel Duran, vicerector d'Informàtica i Professorat, Mariano Sazatornil, gerent de la UdG, i Salvador Asso, cap de Comunicacions, entre d'altres membres de la UdG.

Simulació d'arquitectures i benchmarks



“La tecnologia obre un ventall de possibilitats en el disseny de processadors. La simulació ens permet la seva avaluació i decidir possibles candidats per a implementar”

Mateo Valero

Cap del projecte: Mateo Valero

Integrants: Eduard Ayguadé, José María Cella, Roger Espasa, Agustín Fernández, Jordi García, Antonio González, Josep Lluís Larriba, Josep Maria Llaberia, Josep Llosa, Juanjo Navarro, Nacho Navarro, Montse Peiron, Jordi Tubella, Miguel Valero-García.

Període: 1995-2000

Publicacions

- “Multithreaded Vector Architectures”. 3rd Int. Symp. on High Performance Computer Architecture, February 1997.
- “Increasing Memory Bandwidth with Wide Buses”. 11th Int. Conf. on Supercomputing, July 1997.
- “Hypernode Reduction Modulo Scheduling”. 28th Int. Symp. on Microarchitecture, November 1995.
- “A Research Tool for Automatic Data Distribution in HPF”. Scientific Programming, 6(1), 1997.
- “Analysis of Several Scheduling Algorithms under the Nano-threads Programming Model”. 11th Int. Parallel Processing Symp., April 1997.
- “Conflict-Free Access for Streams in Multimodule Memories”. IEEE Trans. on Computers, 44(5), May 1995.
- “The Difference-bit Cache”. 23rd Int. Symp. on Computer Architecture, May 1996.
- “A Generalized Vision of Some Parallel Bidiagonal Systems Solvers”. 8th Int. Conf. on Supercomputing, July 1994.

Els avenços que es produeixen en el camp del disseny de circuits constitueixen un repte per a l'arquitecte de computadors. Diferents alternatives en el disseny integral de processadors i jerarquia de memòria han d'avaluar-se abans de decidir quins sistemes s'implementaran i es comercialitzaran. El programari de base (els compiladors i els sistemes operatius) són els pilars que permeten aprofitar les prestacions dels nous sistemes quan s'executen programes reals.

Aquest projecte avalua l'impacte en l'eficiència del sistema computador de propostes a tres nivells: d'arquitectura, de compiladors i de sistemes operatius.

Des del punt de vista del processador s'intenta augmentar l'explotació del paral·lelisme a nivell d'instrucció i l'eficiència d'ús dels seus recursos (bussos, unitats funcionals, jerarquia de memòria, etc.).

Des del punt de vista del compilador, s'intenta incrementar l'eficiència de les tècniques de reestructuració de codi seqüencial tenint en compte els pro-

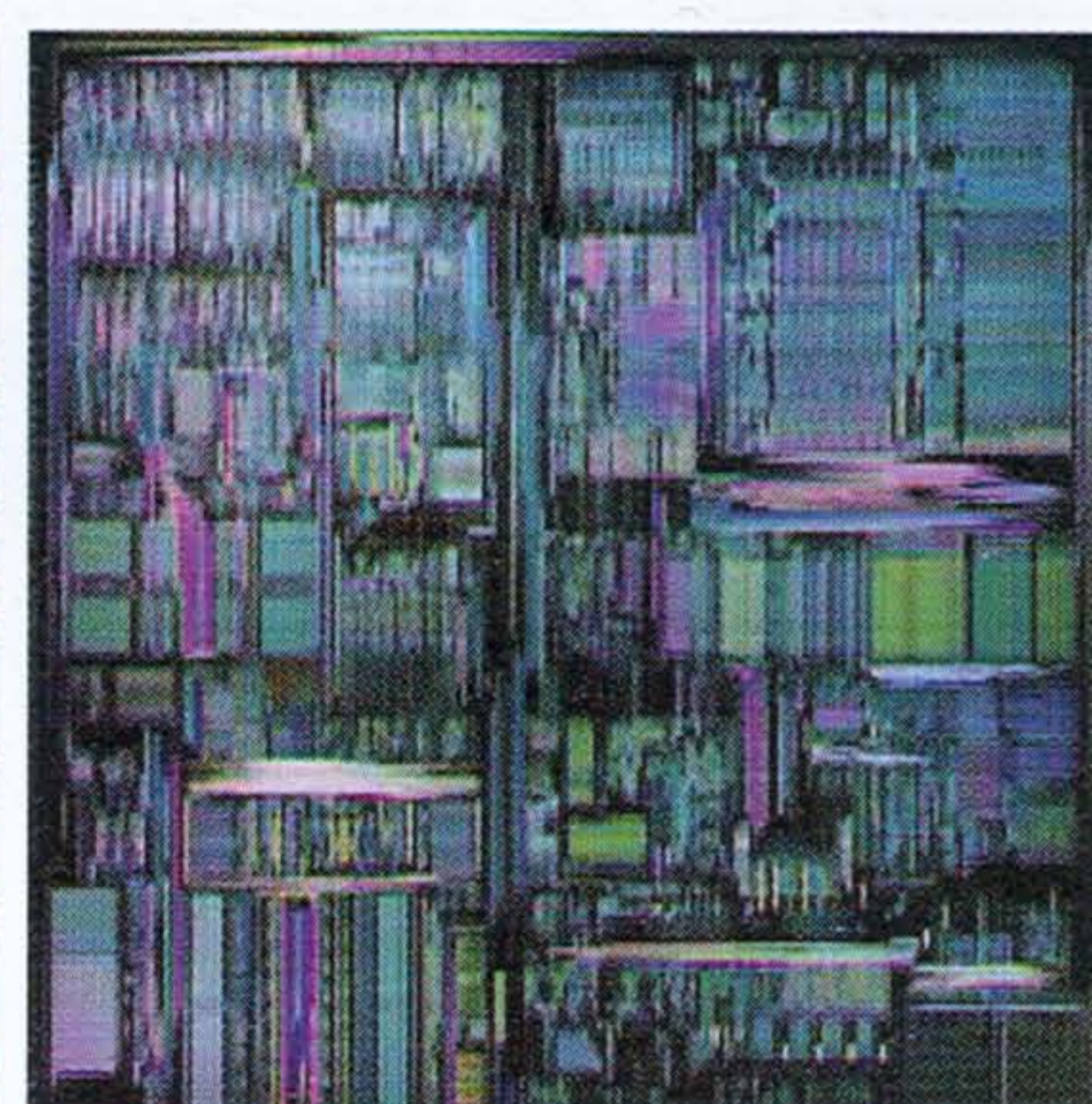
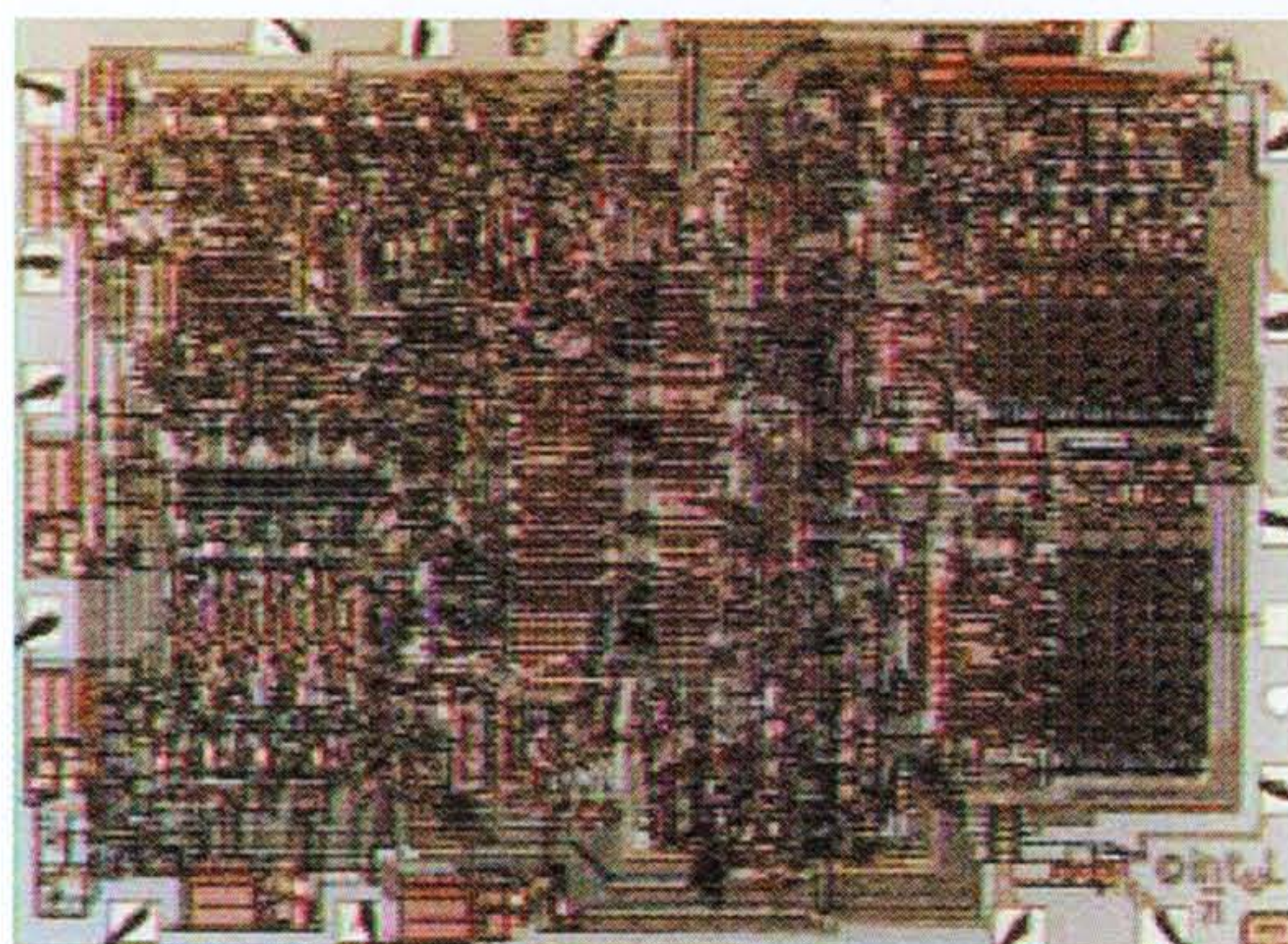
blemes de la paral·lelització de bucles i de la distribució de les dades en les memòries físicament distribuïdes del sistema multiprocessador.

Pel que fa al nivell de sistema operatiu, s'intenta augmentar la utilització dels recursos del sistema multiprocessador en entorns multiprogramats i la col·laboració amb el procés de compilació.

Les arquitectures objecte de l'estudi són: processadors escalars i superescalars, processadors vectorials i sistemes multiprocessadors amb memòria compartida i/o físicament distribuïda.

Els objectius del projecte són explotar de forma eficient el paral·lelisme inherent en programes numèrics i no numèrics i augmentar l'eficiència en l'ús dels recursos que ofereix el sistema computador.

Pel que fa al mètode computacional, en aquest projecte s'utilitza la simulació com a tècnica bàsica per a l'avaluació de propostes a nivell d'arquitectura, i l'execució real de *benchmarks* per a la validació de propostes a nivell de compilador i sistema operatiu.



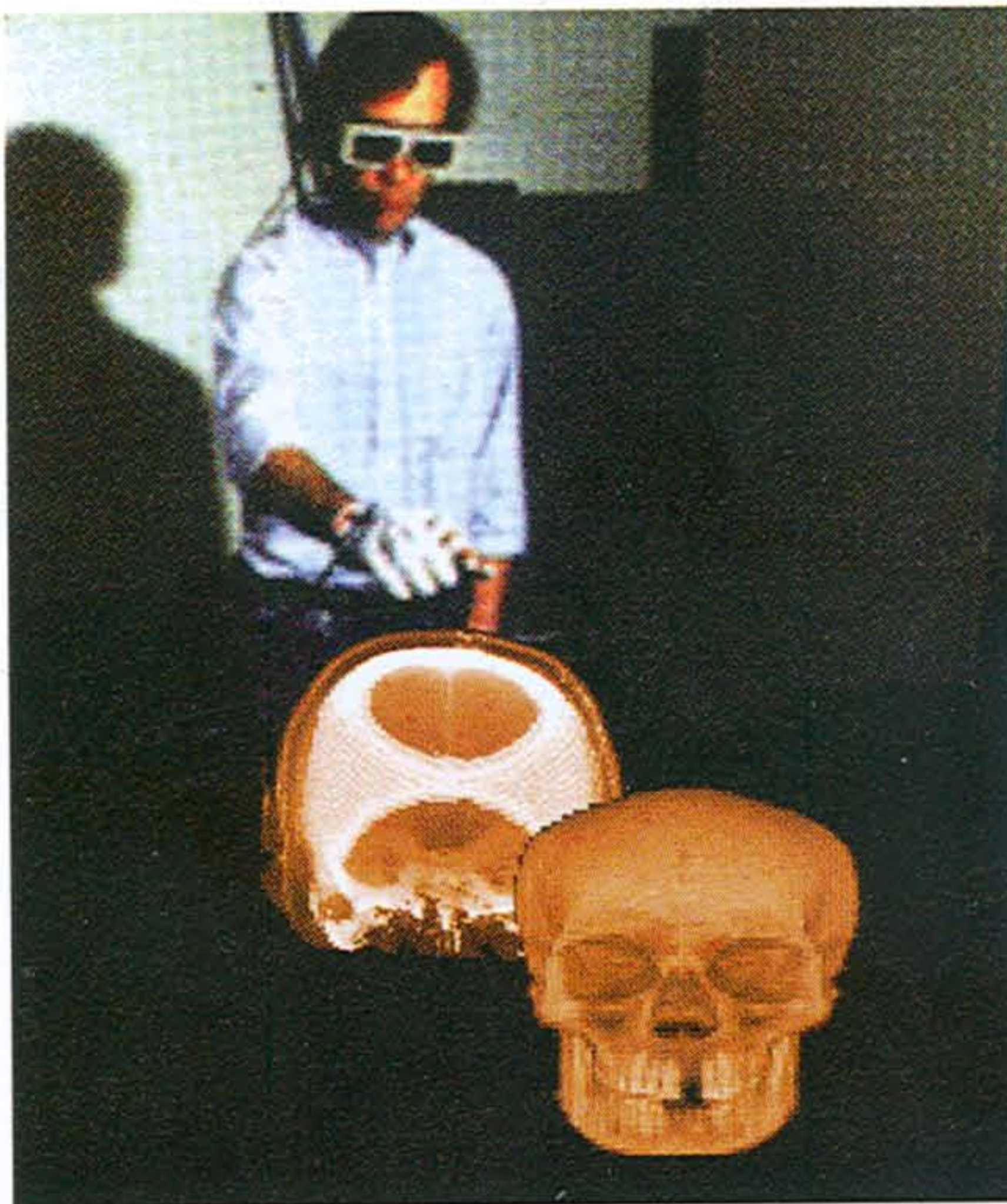
A la fi de 1971 Intel va produir l'i4004 (foto de l'esquerra), el primer microprocessador de 4 bits amb 2.300 transistors, tecnologia de 10 μ i freqüència de rellotge de 108 KHz. Al començament de 1995 Intel va produir el Pentium Pro (dreta), processador superescalar amb execució d'instruccions fora d'ordre, amb 5,5 milions de transistors, tecnologia de 0,32 μ i freqüència de 200 MHz. En l'actualitat existeixen propostes, com ara l'Alpha 21264 de Digital, amb 15,2 milions de transistors i freqüència de 500 MHz. Les previsions a 10 anys apunten cap a processadors amb més de 500 milions de transistors, tecnologia de 0,1 μ i freqüències de 4 GHz.

Les possibilitats de la realitat virtual

Podríem definir la realitat virtual com una visualització immersiva en escenes virtuals, amb una interfície d'usuari implícita. L'usuari es troba "dins" de l'escena virtual i no veu allò que desitja sinó que veu allò que el sistema li mostra segons els moviments que realitza. Aquesta oportunitat de "veure" dins d'una escena virtual és altament aprofitada en molts camps.

Així ens ha definit la realitat virtual el Dr. Pere Brunet, del Departament de Llenguatges i Sistemes Informàtics de la UPC (<http://www-lsi.upc.es/www/dept/sectig>), el grup del qual ens ha proporcionat també la imatge de portada. En concret, la fotocomposició ha estat realitzada per Jordi Vilanova.

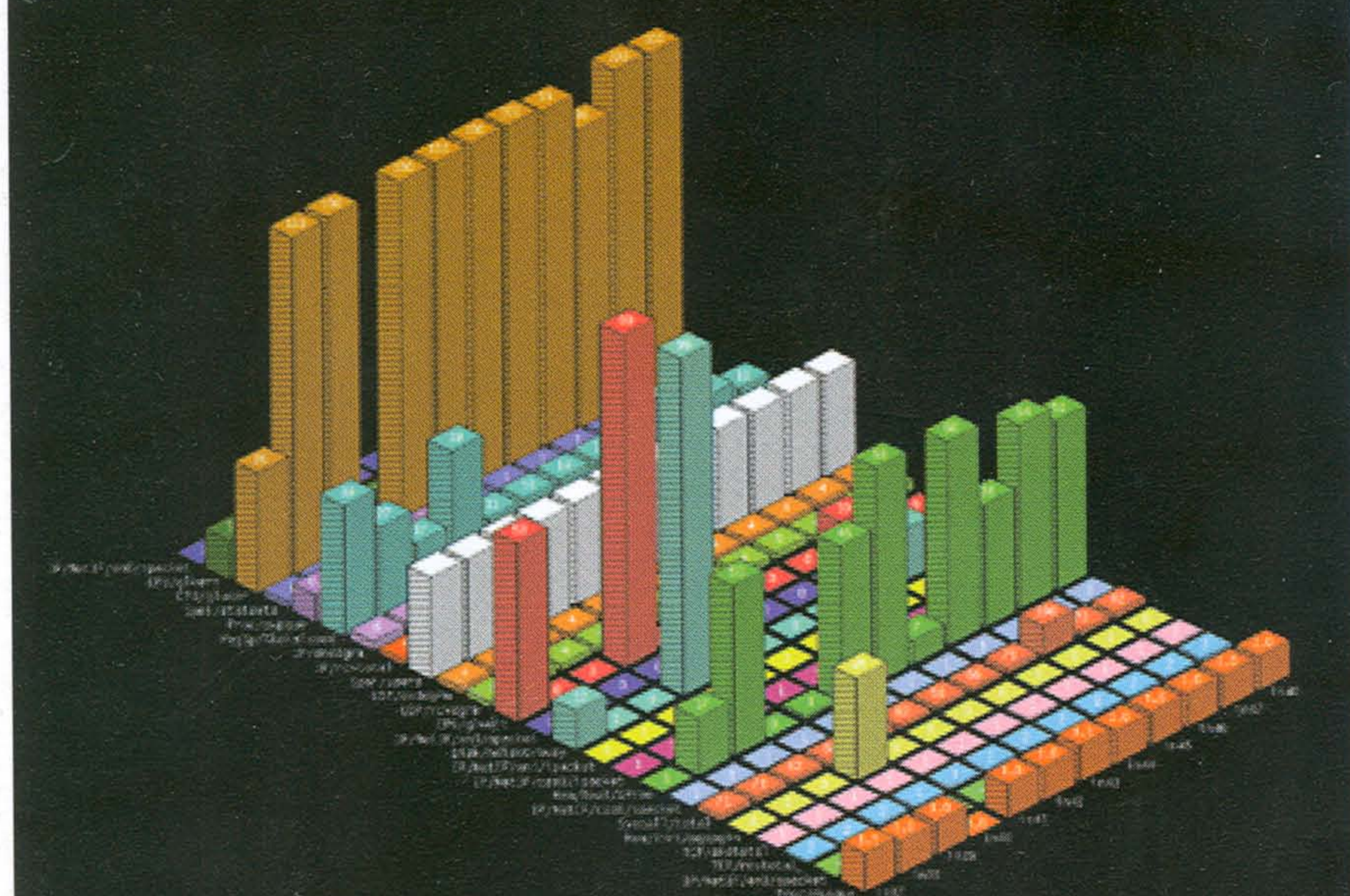
A més dels treballs que es desenvolupen en el camp de la modelització geomètrica de sòlids, superfícies i volums, en la secció d'Informàtica Gràfica d'aquest departament s'està treballant també en diferents aplicacions de la realitat virtual per a la simulació en els camps del disseny naval i de la medicina.



Dins del disseny naval s'ha desenvolupat un paquet de navegació interactiva per al treball cooperatiu en base a un prototip virtual del buc.

En el camp de les aplicacions mèdiques, es treballa en la reconstrucció de models volumètrics a partir d'imatges d'escàner (CT, MRI, MRA). S'estan estudiant i desenvolupant algorismes d'interacció, simulació i visualització d'aquests models, amb l'objectiu de donar la màxima eficiència, realisme i precisió dins de les necessitats mèdiques i de la simulació d'operacions quirúrgiques.

FOTO / NOTÍCIA



Els càlculs d'heurístiques de Jordi Petit, del departament de Llenguatges i Sistemes Informàtics de la UPC, han estat una bona oportunitat per explorar les possibilitats de l'SP2. Un sol procés va requerir l'ús de 12 processadors en paral·lel durant 10 dies del mes de març. A la imatge es mostra una monitorització del consum de recursos (CPU, memòria i entrada/sortida) dels processadors de l'SP2 durant un moment de l'execució.

Edita

CESCA

AMB EL SUPORT DE



Generalitat de Catalunya



FUNDACIÓ CATALANA PER A LA RECERCA

Universitat de Barcelona

Universitat Autònoma de Barcelona

Universitat Politècnica de Catalunya

Universitat de Girona

Universitat Rovira i Virgili

Universitat de Lleida

CSIC

TERAFLOP

DIRECTOR

Miquel Huguet

COORDINADORA

Alicia Martínez

REDACCIÓ

Mònica Tudela

COL-LABORADORS

Joan Cambras

Sara Moya

Caterina Parals

Oriol Riu

DISSENY I PRODUCCIÓ

Subirà & Associats

MAQUETACIÓ

Rosa Álvarez

CESCA

Gran Capità, 2-4

08034 Barcelona

Tel. (93) 205 64 64

Fax (93) 205 69 79

<http://www.cesca.es>

E-mail:

teraflop@cesca.es

DIPÒSIT LEGAL: B-33512-94

ISSN: 1134-6671